

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

Bibliography

(19) [Publication country] Japan Patent Office (JP)
 (12) [Kind of official gazette] Open patent official report (A)
 (11) [Publication No.] JP,6-276432,A
 (43) [Date of Publication] September 30, Heisei 6 (1994)
 (54) [Title of the Invention] Expansion image display device
 (51) [The 5th edition of International Patent Classification]

H04N 5/262 2109-5C
 G06F 15/66 355 C 8420-5L
 G09G 5/36 8121-5G

[Request for Examination] Un-asking.

[The number of claims] 3

[Mode of Application] OL

[Number of Pages] 5

(21) [Application number] Japanese Patent Application No. 5-63634

(22) [Filing date] March 23, Heisei 5 (1993)

(71) [Applicant]

[Identification Number] 000006611

[Name] FUJITSU GENERAL, LTD.

[Address] 1116, Suenaga, Takatsu-ku, Kawasaki-shi, Kanagawa-ken

(72) [Inventor(s)]

[Name] Nishida **

[Address] 1116, Suenaga, Takatsu-ku, Kawasaki-shi Inside of FUJITSU GENERAL, LTD.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

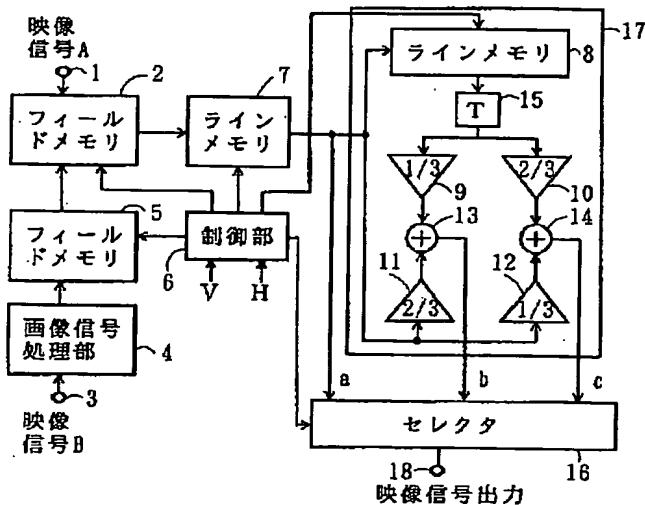
Epitome

(57) [Abstract]

[Objects of the Invention] To the signal which compounded the video signal of natural drawing, and the status signal of the graphic form from a personal computer etc., as the profile of status signal parts, such as a graphic form, does not become not clear, it aims at displaying an expansion image.

[Elements of the Invention] Compound the video-signal inputs A and B and write in a field memory 2, and by the Rhine memory 7, carry out interpolation processing and the scanning line read one by one is outputted. Branch this output, input one side into a selector 16, and another side is inputted into the interpolation processing circuit 17. Perform interpolation processing which is different from the Rhine memory 7 in this interpolation processing circuit 17, and input into a selector 16, and count the synchronizing signal of the video-signal input A by the control section 6, output a signal by the position, and it inputs into a field memory 2. While writing the video-signal input B in a field memory 2 and compounding it by the position of the video-signal input A, a change-over signal is inputted into a selector 16, and interpolation processing is switched and outputted in the video-signal inputs A and B.

[Translation done.]



[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The expansion image display device which is equipped with the following, inputs the synchronizing signal of the video-signal input A into this control section, counts a signal, and is characterized by inputting a change-over signal into said selector, switching this selector, switching interpolation processing in the video-signal input A and the video-signal input B, and outputting a signal while writing the video-signal input B in a field memory and compounding it by the position of the video-signal input A. The field memory which compounds and writes in the video-signal input A and the video-signal input B The 1st interpolation processing circuit which carries out interpolation processing of the scanning line read from this field memory one by one The circuit which the output from this 1st interpolation processing circuit is branched, inputs one side into a selector, and inputs another side into the 2nd interpolation processing circuit The circuit which performs interpolation processing which is different from the 1st interpolation processing circuit in this 2nd interpolation processing circuit, and is inputted into said selector, and the control section which controls the writing and read-out to said field memory

[Claim 2] The expansion image display device according to claim 1 characterized by carrying out sequential interpolation processing and outputting the scanning line as said 1st interpolation processing circuit consists of the 1st line memory, one line is read for the scanning line inputted by controlling writing or read-out in this 1st line memory as two by turns and degree Rhine is read as one.

[Claim 3] The expansion image display device according to claim 1 characterized by providing the following The circuit which said 2nd interpolation processing circuit trifurcates an input signal, and inputs into the 2nd line memory, the 3rd multiplier, and the 4th multiplier The circuit which about 1H of scanning lines is delayed, they are branched, outputs them by said 2nd line memory, inputs one side into the 1st multiplier, and inputs another side into the 2nd multiplier The circuit which carries out multiplication processing with a predetermined multiplier respectively and which is outputted with said 1st [the] - the 4th multiplier The circuit which inputs respectively the output of the 1st adder adding the output of said 1st multiplier and said 3rd multiplier, the 2nd adder adding the output of said 2nd multiplier and said 4th multiplier, and said 1st and 2nd adders into said selector

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the expansion image display device which expands and displays a video signal about a visual equipment.

[0002]

[Description of the Prior Art] From the two scanning lines of a video-signal input, weighting is performed, addition processing is carried out, it interpolates, the number of scanning lines is made into 3/2, and it enabled it to display the image expanded to 3/2 in the conventional expansion image display device, as shown in drawing 5. For example, while outputting the scanning line of a line number 1 as it is, one third of weighting is performed. Add to the scanning line of the line number 2 which performed two thirds of weighting, and interpolation processing is carried out as line number 2'. As the scanning line of the line number 2 which performed two thirds of weighting, and the scanning line of the line number 3 which performed weighting of 1/3 are added and interpolation processing is carried out as line number 3', it is made to carry out signal processing about each scanning line one by one.

[0003]

[Problem(s) to be Solved by the Invention] However, when it added by carrying out weighting from the two adjoining scanning lines in the case of the signal which compounded the video signal of natural drawing, and status signals, such as a graphic form from a personal computer etc., or an alphabetic character, and interpolation processing was carried out, there was a trouble that the profile of status signal parts, such as a graphic form or an alphabetic character, became not clear. By switching interpolation processing and carrying out signal processing to the signal which compounded the video signal of natural drawing, and status signals, such as a graphic form from a personal computer etc., or an alphabetic character, this invention aims at offering the expansion image display device which can display an expansion image, as the profile of status signal parts, such as a graphic form or an alphabetic character, does not become not clear.

[0004]

[Means for Solving the Problem] The field memory 2 which compounds and writes in the video-signal input A and the video-signal input B as shown in drawing 1. The 1st interpolation processing circuit which carries out interpolation processing of the scanning line read from the field memory 2 one by one (it sets to drawing and is the Rhine memory 7). The circuit which the output from this 1st interpolation processing circuit is branched, inputs one side into a selector 16, and inputs another side into the interpolation processing circuit 17. The circuit which performs interpolation processing which is different from the 1st interpolation processing circuit in this interpolation processing circuit 17, and is inputted into said selector 16. It consists of a control section 6 which controls the writing and read-out to said field memory 2. While the synchronizing signal of the video-signal input A is inputted into this control section 6, and counting a signal, writing the video-signal input B in a field memory 2 and compounding it by the position of the video-signal input A A change-over signal is inputted into a selector 16, this selector 16 is switched, interpolation processing is switched in the video-signal input A and the video-signal input B, and a signal is outputted.

[0005]

[Function] Drawing 2 (A) and (B) are the explanatory views showing the interpolation approach of the interpolation processing circuit of drawing 1. In this invention, like drawing 2, he is trying to switch interpolation processing in the video-signal input A and the video-signal input B, for example, the video-signal input B considers as status signals, such as a graphic form from a personal computer etc., or an alphabetic character, and the video-signal input A considers as the video signal of natural drawing. As interpolation processing of the part of the video-signal input B reads one line for the scanning line as two by turns and reads degree Rhine as one, he carries out sequential interpolation processing and is trying to output the scanning line by writing in to the scanning line of the video-signal input compounded in the Rhine memory 7, or controlling read-out, as shown in the (A) Fig.

[0006] The scanning line which is different in the interpolation processing circuit 17 to the scanning line outputted through the Rhine memory 7 as interpolation processing of the part of the video-signal input A is shown in the (B) Fig. is extracted. While performing weighting etc. from the two scanning lines, for example, outputting the scanning line of a line number 1 as it is Add to the scanning line of the line number 2 which performed one third of weighting and performed two thirds of weighting, and interpolation processing is carried out as line number 2'. The scanning line of the line number 2 which performed two thirds of weighting, and the scanning line of the line number 3 which performed weighting of 1/3 are added, and it is made to carry out interpolation processing as line number 3'. Carry out signal processing and it is made to output about each scanning line one by one, and interpolation processing is switched and it enables it to output in the video-signal input A and the video-signal input B by switching a selector 16. Therefore, to the signal which compounded the video signal of natural drawing, and status signals, such as a graphic form from a personal computer etc., or an alphabetic character, as the profile of status signal parts, such as a graphic form or an alphabetic character, does not

become not clear, it becomes possible [displaying an expansion image].

[0007]

[Example] Drawing 1 is the electrical circuit block diagram of the expansion image display device in which one example of this invention is shown. The digital video-signal input A of natural drawing is inputted into a field memory 2 through an input terminal 1. As opposed to the video-signal input B from which the digital video-signal input B for a display of the graphic form of a personal computer etc. or an alphabetic character is inputted into the picture signal processing section 4 through an input terminal 3, and methods, such as scan frequency, differ in the picture signal processing section 4. Signal processing, such as scan conversion and compression, is performed, it outputs as a child screen-display signal, and he inputs into a field memory 5, and is trying to write the data for every field of a child screen-display signal in a field memory 5.

[0008] With the clock signal from a control section 6, the video-signal input A is written in a field memory 2. Vertical Synchronizing signal V and Horizontal Synchronizing signal H which synchronized with the video-signal input A are inputted into the control section 6. Count the perpendicular and Horizontal Synchronizing signal which were inputted by the control section 6, and read by the position, and output a signal, input into a field memory 5, and data are read. As the video-signal input A and the video-signal input B are compounded, he is trying to write in the data for every field, as it writes in a field memory 2 instead of the video-signal input A. With the read-out signal inputted from a control section 6, after write-in termination of the data for the 1 field outputs the scanning line of a video signal one by one from a field memory 2, and inputs it into the Rhine memory 7.

[0009] Drawing 3 is a timing chart explaining circuit actuation of drawing 1, and explains an example with reference to this drawing below. The inputted scanning line is written in one by one in order of *****, as one line is read for the scanning line as two by turns, and degree Rhine is made into one and it reads one by one in order of *****, interpolation processing of the scanning line is performed, and he is trying to output with RE signal for read-out inputted from a control section 6 by WR signal for writing inputted from a control section 6 by the Rhine memory 7. To the Rhine memory 7, it writes in in order of *****, and it is beginning to read, one line is made into two for the scanning line by turns, and you may make it output degree Rhine as one. The output from the Rhine memory 7 was branched, inputted one side into the terminal a of a selector 16, and has inputted another side into the interpolation processing circuit 17.

[0010] The interpolation processing circuit 17 was constituted from Rhine memory 8, multipliers 9-12, and adders 13 and 14, and has inputted the output from the Rhine memory 7 into the Rhine memory 8 and multipliers 11 and 12. the scanning line read from the Rhine memory 7 by the Rhine memory 8 — one by one — writing in — making — about — it read, and it outputted, and you inputted into the delay element 15 for timing adjustment, you made it to make it delayed 1H and delayed by the delay element 15, timing was taken and outputted, and it has inputted into multipliers 9 and 10. Switch a selector 16 in order of abcabc, it is made to output it, and the signal from the Rhine memory 7 is made to be outputted in the change-over location a. In the change-over location b for example The signal which added the signal which carried out the multiplication of one third to the scanning line of ** with the multiplier 9, and the signal which carried out the multiplication of two thirds to the scanning line of ** with the multiplier 11 with the adder 13 is made to be outputted. In the change-over location c for example As the signal which added the signal which carried out the multiplication of two thirds to the scanning line of ** with the multiplier 10, and the signal which carried out the multiplication of one third to the scanning line of ** with the multiplier 12 with the adder 14 is outputted, he performs interpolation processing of a sequential-scanning line, and is trying to output.

[0011] It is the explanatory view showing the scan condition of a screen, and as drawing 4 inputs into a display the video-signal output outputted to an output terminal 18 from a selector 16, is made to carry out image display and switches a selector 16 with the change-over signal from a control section 6, in the display of the video-signal input A, it switches in order the signal inputted into the input terminals a, b, and c of a selector 16, and outputs it as a video signal in order of abcabc. A control section 6 counts the perpendicular and Horizontal Synchronizing signal which were inputted, he is trying to compound the video-signal input B to the video-signal input A by the position, it counts the display position of the video-signal input B, outputs a change-over signal, is inputted into a selector 16 and outputs the signal inputted into the input terminal a of a selector 16 in the display position of the video-signal input B.

[0012] The amount of [of the video signal A of natural drawing] display carries out interpolation processing in the interpolation processing circuit 17. Therefore, the amount of [of the video signals B for a display, such as a graphic form from a personal computer etc. or an alphabetic character,] display By switching a interpolation processing circuit and carrying out signal processing, as interpolation processing is carried out by the Rhine memory 7, as the profile of status signal parts, such as a graphic form compounded by natural drawing or an alphabetic character, does not become not clear, it becomes possible [displaying an expansion image].

[0013]

[Effect of the Invention] As explained above, as the profile of status signal parts, such as a graphic form or an alphabetic character, does not become not clear, according to this invention, the expansion image display device which can display an expansion image can be offered by switching interpolation processing and carrying out signal processing to the signal which compounded the video signal of natural drawing, and status signals, such as a graphic form from a personal computer etc., or an alphabetic character.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the electrical circuit block diagram of the expansion image display device in which one example of this invention is shown.

[Drawing 2] (A) And (B) is the explanatory view showing the interpolation approach of the interpolation processing circuit of drawing 1 .

[Drawing 3] It is a timing chart explaining circuit actuation of drawing 1 .

[Drawing 4] It is the explanatory view showing the scan condition of a screen.

[Drawing 5] It is the interpolation processing Fig. of the scanning line showing the conventional example.

[Description of Notations]

- 1 Input Terminal
- 2 Field Memory
- 3 Input Terminal
- 4 Picture Signal Processing Section
- 5 Field Memory
- 6 Control Section
- 7 Rhine Memory
- 8 Rhine Memory
- 9 Multiplier
- 10 Multiplier
- 11 Multiplier
- 12 Multiplier
- 13 Adder
- 14 Adder
- 15 Delay Element
- 16 Selector
- 17 Interpolation Processing Circuit
- 18 Output Terminal

[Translation done.]

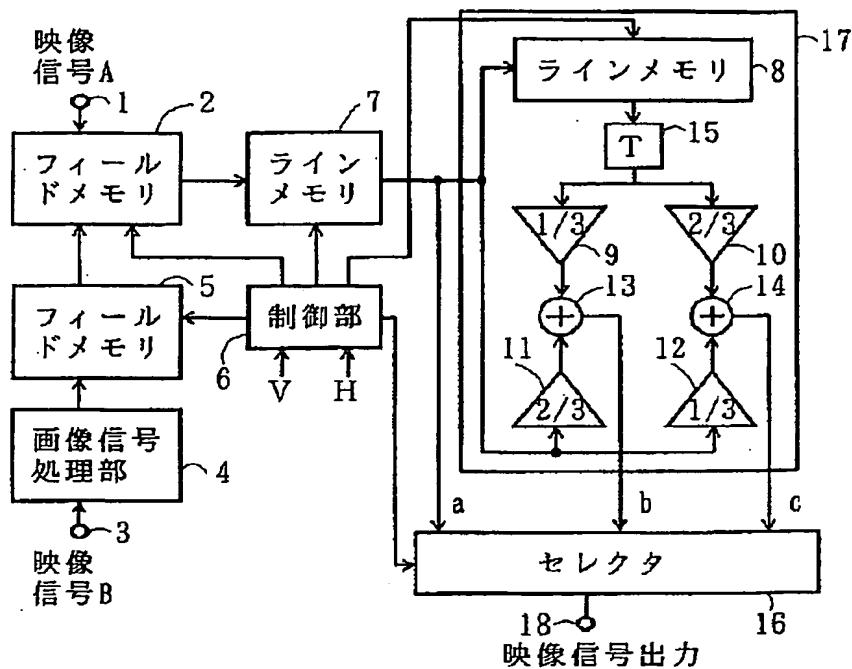
* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

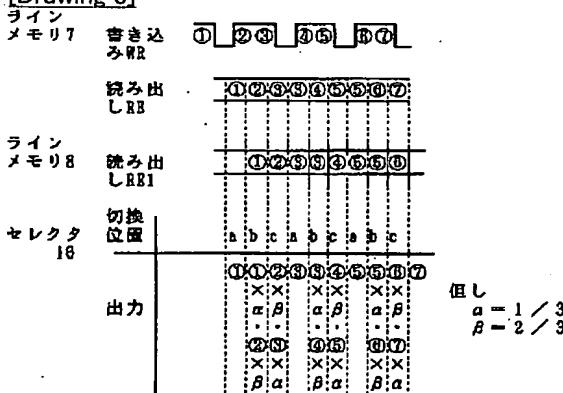
[Drawing 1]



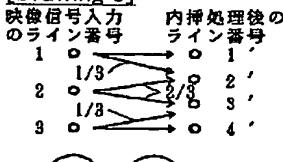
[Drawing 2]



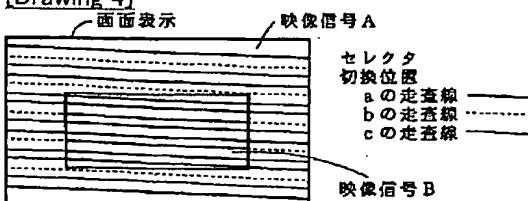
[Drawing 3]



[Drawing 5]



[Drawing 4]



[Translation done.]

(19)日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-276432

(43)公開日 平成6年(1994)9月30日

(51)Int.Cl.⁵ 識別記号 廈内整理番号
H 0 4 N 5/262 2109-5C
G 0 6 F 15/66 3 5 5 C 8420-5L
G 0 9 G 5/36 8121-5G

F I

技術表示箇所

審査請求 未請求 請求項の数 3 OL (全 5 頁)

(21)出願番号 特願平5-63634

(22)出願日 平成5年(1993)3月23日

(71)出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

日本ノルマ

(72)発明者 西田 素

川崎市高津区末長1116番地 株式会社富士

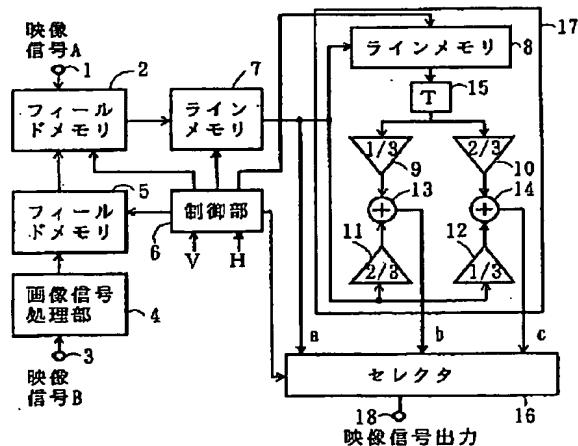
川崎市商工課

(54)【発明の名称】 拡大画像表示装置

(57) 【要約】

【目的】自然画の映像信号と、パソコン等からの图形等の表示信号を合成した信号に対して、图形等の表示信号部分の輪郭が不明瞭にならないようにして、拡大画像を表示することを目的とする。

【構成】 映像信号入力AとBとを合成してフィールドメモリ2に書き込み、順次読み出した走査線をラインメモリ7で内挿処理して出力し、同出力を分岐させて一方をセレクタ16に入力し他方を内挿処理回路17に入力し、同内挿処理回路17でラインメモリ7と異なる内挿処理を行ってセレクタ16に入力し、制御部6で映像信号入力Aの同期信号をカウントして所定の位置で信号を出力しフィールドメモリ2に入力して、映像信号入力Aの所定の位置で映像信号入力Bをフィールドメモリ2に書き込んで合成すると共に、セレクタ16に切換信号を入力して、映像信号入力AとBとで内挿処理を切り換えて出力するものである。



【特許請求の範囲】

【請求項1】 映像信号入力Aと映像信号入力Bとを合成して書き込むフィールドメモリと、同フィールドメモリから順次読み出した走査線を内挿処理する第1内挿処理回路と、同第1内挿処理回路からの出力を分岐させて、一方をセレクタに入力し他方を第2内挿処理回路に入力する回路と、同第2内挿処理回路で第1内挿処理回路と異なる内挿処理を行って前記セレクタに入力する回路と、前記フィールドメモリへの書き込み及び読み出しを制御する制御部とからなり、同制御部に映像信号入力Aの同期信号を入力して信号をカウントし、映像信号入力Aの所定の位置で映像信号入力Bをフィールドメモリに書き込んで合成すると共に、前記セレクタに切換信号を入力して同セレクタを切り換えて、映像信号入力Aと映像信号入力Bとで内挿処理を切り換えて信号を出力することを特徴とする拡大画像表示装置。

【請求項2】 前記第1内挿処理回路が第1ラインメモリからなり、同第1ラインメモリへの書き込みあるいは読み出しを制御することにより、入力された走査線を交互に1ラインを2本として読み出し、次ラインを1本として読み出すようにして走査線を順次内挿処理して出力することを特徴とする請求項1記載の拡大画像表示装置。

【請求項3】 前記第2内挿処理回路が入力信号を3分岐させて、第2ラインメモリと第3乗算器と第4乗算器とに入力する回路と、前記第2ラインメモリで走査線を約1H遅延させて分岐させて出力し、一方を第1乗算器に入力し他方を第2乗算器に入力する回路と、前記第1～第4乗算器で各々所定の係数と乗算処理して出力する回路と、前記第1乗算器と前記第3乗算器との出力を加算する第1加算器と、前記第2乗算器と前記第4乗算器との出力を加算する第2加算器と、前記第1及び第2加算器の出力を各々前記セレクタに入力する回路とからなる請求項1記載の拡大画像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、映像機器に関し、特に映像信号を拡大して表示する拡大画像表示装置に関する。

【0002】

【従来の技術】 従来の拡大画像表示装置においては、図5に示すように、映像信号入力の走査線2本から重み付けを行って加算処理して内挿し、走査線数を3/2倍とし、3/2倍に拡大した画像を表示できるようにしている。例えば、ライン番号1の走査線をそのまま出力すると共に、1/3の重み付けを行い、2/3の重み付けを行ったライン番号2の走査線に加算してライン番号2'にして内挿処理し、2/3の重み付けを行ったライン番号2の走査線と1/3の重み付けを行ったライン番号3の走査線とを加算してライン番号3'として内挿処理す

るようにして、順次各走査線について信号処理するようになっていた。

【0003】

【発明が解決しようとする課題】 ところが、自然画の映像信号と、パソコン等からの図形、あるいは文字等の表示信号を合成した信号の場合、隣接する2本の走査線から重み付けをし加算して内挿処理をすると、図形、あるいは文字等の表示信号部分の輪郭が不明瞭になるといった問題点があった。本発明は、自然画の映像信号と、パソコン等からの図形、あるいは文字等の表示信号を合成した信号に対して、内挿処理を切り換えて信号処理することにより、図形、あるいは文字等の表示信号部分の輪郭が不明瞭にならないようにして、拡大画像を表示することが可能な拡大画像表示装置を提供することを目的とする。

【0004】

【課題を解決するための手段】 図1に示すように、映像信号入力Aと映像信号入力Bとを合成して書き込むフィールドメモリ2と、フィールドメモリ2から順次読み出した走査線を内挿処理する第1内挿処理回路（図においてはラインメモリ7）と、同第1内挿処理回路からの出力を分岐させて、一方をセレクタ16に入力し他方を内挿処理回路17に入力する回路と、同内挿処理回路17で第1内挿処理回路と異なる内挿処理を行って前記セレクタ16に入力する回路と、前記フィールドメモリ2への書き込み及び読み出しを制御する制御部6とからなり、同制御部6に映像信号入力Aの同期信号を入力して信号をカウントし、映像信号入力Aの所定の位置で映像信号入力Bをフィールドメモリ2に書き込んで合成すると共に、セレクタ16に切換信号を入力して同セレクタ16を切り換えて、映像信号入力Aと映像信号入力Bとで内挿処理を切り換えて信号を出力するものである。

【0005】

【作用】 図2(A)及び(B)は、図1の内挿処理回路の内挿方法を示す説明図である。本発明では、図2の如く映像信号入力Aと映像信号入力Bとで内挿処理を切り換えるようにしており、例えば、映像信号入力Bがパソコン等からの図形、あるいは文字等の表示信号とし、映像信号入力Aが自然画の映像信号とする。映像信号入力Bの部分の内挿処理は、(A)図に示すようにラインメモリ7において、合成された映像信号入力の走査線に対して書き込みあるいは読み出しを制御することにより、走査線を交互に1ラインを2本として読み出し、次ラインを1本として読み出すようにして走査線を順次内挿処理して出力するようにしている。

【0006】 映像信号入力Aの部分の内挿処理は、(B)図に示すようにラインメモリ7を介して出力される走査線に対して内挿処理回路17で異なる走査線を抽出し、走査線2本から重み付け等を行って、例えば、ライン番号1の走査線をそのまま出力すると共に、1/3

の重み付けを行い、 $2/3$ の重み付けを行ったライン番号2の走査線に加算してライン番号2' として内挿処理し、 $2/3$ の重み付けを行ったライン番号2の走査線と $1/3$ の重み付けを行ったライン番号3の走査線とを加算してライン番号3' として内挿処理するようにして、順次各走査線について信号処理して出力するようにし、セレクタ16を切り換えることにより映像信号入力Aと映像信号入力Bとで内挿処理を切り換えて出力できるようしている。従って、自然画の映像信号と、パソコン等からの図形、あるいは文字等の表示信号を合成した信号に対して、図形、あるいは文字等の表示信号部分の輪郭が不明瞭にならないようにして、拡大画像を表示することが可能となる。

【0007】

【実施例】図1は、本発明の一実施例を示す、拡大画像表示装置の電気回路ブロック図である。入力端子1を介して自然画のデジタル映像信号入力Aをフィールドメモリ2に入力し、入力端子3を介してパソコン等の図形、あるいは文字等の表示用のデジタル映像信号入力Bを画像信号処理部4に入力し、画像信号処理部4では走査周波数等方式の異なる映像信号入力Bに対して、走査変換、圧縮等の信号処理を行って子画面表示信号として出力しフィールドメモリ5に入力し、フィールドメモリ5に子画面表示信号の1フィールド毎のデータを書き込むようしている。

【0008】制御部6からのクロック信号により、フィールドメモリ2に映像信号入力Aを書き込むようにし、制御部6には映像信号入力Aと同期した垂直同期信号Vと水平同期信号Hを入力するようにしており、制御部6で入力された垂直及び水平同期信号をカウントして所定の位置で読み出し信号を出力し、フィールドメモリ5に入力してデータを読み出して、映像信号入力Aの代わりにフィールドメモリ2に書き込むようにして、映像信号入力Aと映像信号入力Bを合成するようにして1フィールド毎のデータを書き込むようしている。1フィールド分のデータの書き込み終了後は、制御部6から入力される読み出し信号により、フィールドメモリ2から順次映像信号の走査線を出力しラインメモリ7に入力する。

【0009】図3は、図1の回路動作を説明するタイミング図であり、以下同図を参照して実施例について説明する。ラインメモリ7では制御部6から入力される書き込み用のWR信号で、入力された走査線を、①の③の順に順次書き込むようにし、制御部6から入力される読み出し用のRE信号で、走査線を交互に1ラインを2本として読み出し、次ラインを1本として、①②③④⑤の順に順次読み出すようにして走査線の内挿処理を行って出力するようしている。ラインメモリ7に対しては①②③④⑤の順に書き込み、読み出して走査線を交互に1ラインを2本とし、次ラインを1本として出力するようにしても良い。ラインメモリ7からの出力は分歧

させてあり、一方をセレクタ16の端子aに入力し他方を内挿処理回路17に入力している。

【0010】内挿処理回路17はラインメモリ8と乗算器9～12と加算器13及び14とで構成し、ラインメモリ7からの出力をラインメモリ8と乗算器11及び12に入力している。ラインメモリ8ではラインメモリ7から読み出された走査線を順次書き込むようにし、約1H遅延させて読み出して出力しタイミング調整用の遅延素子15に入力し、遅延素子15で遅延させてタイミングをとって出力し乗算器9及び10に入力している。セレクタ16をa b c a b cの順に切り換えて出力するようにし、切換位置aではラインメモリ7からの信号が出力されるようにし、切換位置bでは例えば、乗算器9で①の走査線に $1/3$ を乗算した信号と、乗算器11で②の走査線に $2/3$ を乗算した信号とを加算器13で加算した信号が出力されるようにし、切換位置cでは例えば、乗算器10で②の走査線に $2/3$ を乗算した信号と、乗算器12で③の走査線に $1/3$ を乗算した信号とを加算器14で加算した信号が出力されるようにして、順次走査線の内挿処理を行って出力するようにしている。

【0011】図4は、画面の走査状態を示す説明図であり、セレクタ16から出力端子18に出力される映像信号出力をディスプレイに入力して画像表示するようにし、制御部6からの切換信号によりセレクタ16を切り換えるようにして、映像信号入力Aの表示部ではセレクタ16の入力端子a、b及びcに入力された信号を順に切り換えて、a b c a b cの順に映像信号として出力する。制御部6は、入力された垂直及び水平同期信号をカウントして所定の位置で映像信号入力Aに対して映像信号入力Bを合成するようにしており、映像信号入力Bの表示位置をカウントして切換信号を出力しセレクタ16に入力して、映像信号入力Bの表示位置ではセレクタ16の入力端子aに入力されている信号を出力する。

【0012】従って、自然画の映像信号Aの表示部分は、内挿処理回路17で内挿処理し、パソコン等からの図形、あるいは文字等の表示用映像信号Bの表示部分は、ラインメモリ7で内挿処理するようにして、内挿処理回路を切り換えて信号処理をすることにより、自然画に合成された図形、あるいは文字等の表示信号部分の輪郭が不明瞭にならないようにして、拡大画像を表示することが可能となる。

【0013】

【発明の効果】以上説明したように、本発明によれば、自然画の映像信号と、パソコン等からの図形、あるいは文字等の表示信号を合成した信号に対して、内挿処理を切り換えて信号処理をすることにより、図形、あるいは文字等の表示信号部分の輪郭が不明瞭にならないようにして、拡大画像を表示することが可能な拡大画像表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す、拡大画像表示装置の電気回路ブロック図である。

【図2】(A)及び(B)は、図1の内挿処理回路の内挿方法を示す説明図である。

【図3】図1の回路動作を説明するタイミング図である。

【図4】画面の走査状態を示す説明図である。

【図5】従来例を示す、走査線の内挿処理図である。

【符号の説明】

- 1 入力端子
- 2 フィールドメモリ
- 3 入力端子
- 4 画像信号処理部

* 5 フィールドメモリ

6 制御部

7 ラインメモリ

8 ラインメモリ

9 乗算器

10 乗算器

11 乗算器

12 乗算器

13 加算器

10 14 加算器

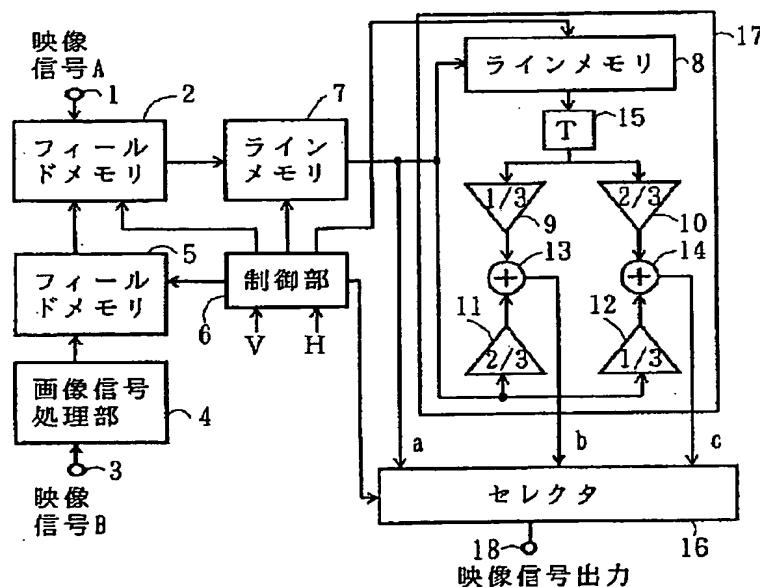
15 遅延素子

16 セレクタ

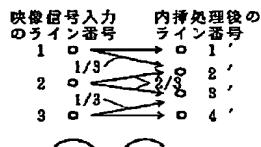
17 内挿処理回路

* 18 出力端子

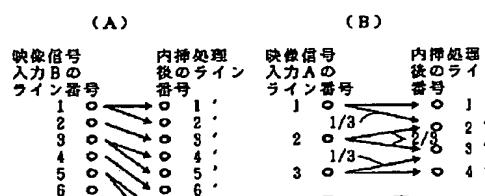
【図1】



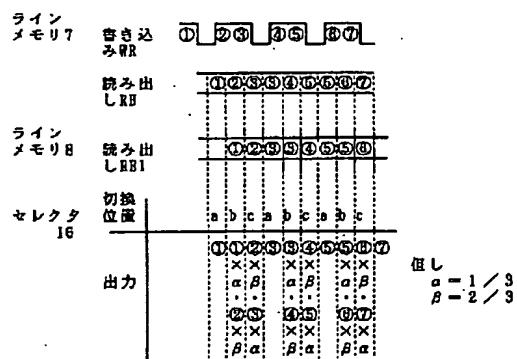
【図5】



【図2】



【図3】



【図4】

